입자물리실험을 위한 Supplement 보고서:

이 보고서는 기존에 작성된 기술적 실무를 넘어 기초과학 인프라의 철학적 당위성을 제안하기 위해 에세이 형태로 작성됨.

IBS Silicon Sensor R&D Foundry 의 역할과 비전

목 차

1. 시장에서 시작되지 않은 검출기들

1.1 SiPM(Silicon Photomultiplier): 호기심이 만든 글로벌 표준

1.2 실험적 필요에서 기인한 센서: LGAD 의 진화와 시사점

2. 3D SiPM 개발 사례: 과학자에게 '공정 설계의 주도권'이 필요한 이유

3. 개인 연구에서 시스템으로: 축적되지 못한 기술 자산과 단절의 악순환

3.1 동시기에 시작된 두 길: 한국의 개별 그룹 vs 이탈리아의 FBK

3.2 사라지는 노하우와 반복되는 단절

4. 실험 요구의 진화와 기존 반도체 인프라의 구조적 한계

4.1. 범용 파운드리의 '안전 제일' 주의와 R&D 의 충돌

4.2. '블랙박스' 공정의 한계: 왜 결과물만으로는 부족한가

5. 한국형 연구형 파운드리 모델 (IBS Silicon Sensor R&D Foundry)

6. 역할 및 기대효과:

6.1 입자물리 전용 공정 플랫폼 구축 및 기술 자산화

6.2 하이브리드 연구인력 양성 및 기술 내재화

6.3 글로벌 네트워크 확보 및 대외 협상력 강화

7. 결론: 왜 지금, IBS 인가

IBS Silicon Sensor R&D Foundry 의 역할과 비전

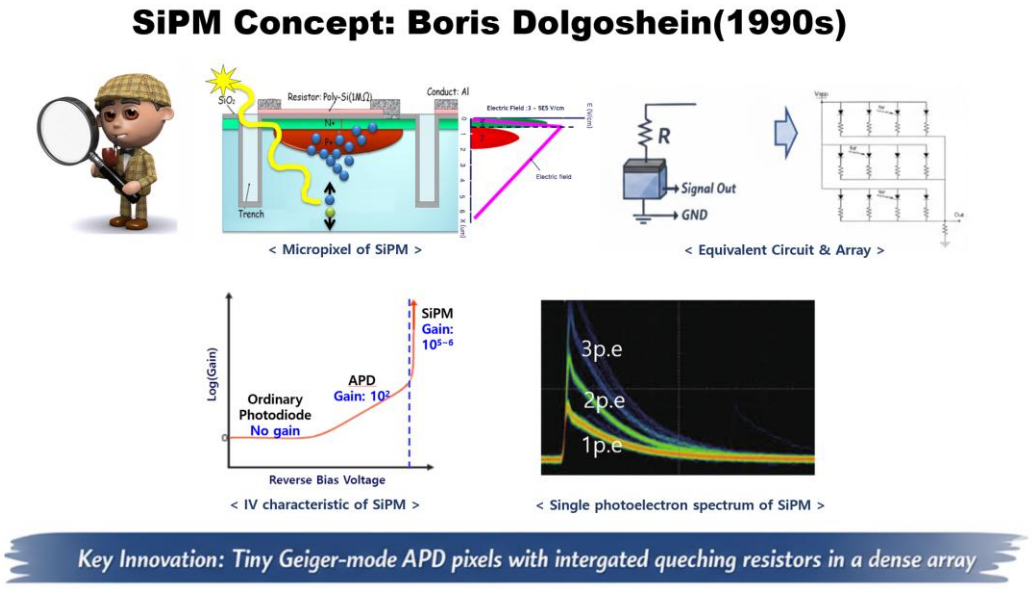
1. 시장에서 시작되지 않은 검출기들

한국의 많은 연구자들은 말합니다. "실리콘 센서는 사서 쓰면 되지 않나?" 틀린 말은 아닙니다. 하지만 이것은 '현재'에만 안주하는 반쪽짜리 정답입니다. 우리가 지금 당연하게 시장에서 구매하는 혁신적인 검출기들은, 결코 시장에서 태어나지 않았습니다. 그것들은 모두 기존의 도구로는 답할 수 없었던 **실험의 절박한** 질문에서 시작되었습니다.

1.1 SiPM(Silicon Photomultiplier): 호기심이 만든 글로벌 표준

20 세기 후반, Boris Dolgoshein 교수는 질문했습니다. **"단일 광자를 계수하는 PMT 의 기능을, 실리콘으로 구현할 수는 없을까?"** 단순한 호기심으로 시작한 이 질문이 오늘날 입자물리 실험의 표준이 된 SiPM 을 탄생시켰습니다. 이 아이디어는 기업의 이윤 로드맵이 아니라, 물리학자의 순수한 호기심과 도전의식에서 나왔습니다.

초기의 SiPM 은 거친 시제품에 불과했습니다. 수많은 연구그룹이 각자의 아이디어를 더하며 실패를 반복했고, 그 '실패의 축적'이 충분해졌을 때 비로소 Hamamatsu Photonics 같은 기업이 뛰어들어 품질을 완성했습니다.



지금 우리는 성숙기에 접어든 SiPM 을 시장에서 매우 편리하게 조달하여 사용하고 있습니다. 하지만 만약 그 당시, '기존의 PMT 를 사서 쓰면 될 일이지, 왜 불가능해 보이는 도전을 하느냐'며 보리스 교수의 순수한 호기심을 묵살했다면, 오늘날 우리가 누리는 기술적 도약은 존재하지 않았을 것입니다.

중요한 사실은 지금 우리 주변에도 보리스 교수와 같은 탐구심을 가진 물리학자들이 여전히 존재하며, 그들의 질문으로부터 새로운 개념의 센서는 언제든 다시 탄생할 수 있다는 점입니다.

1.2 실험적 필요에서 기인한 센서: LGAD 의 진화와 시사점

LGAD(Low Gain Avalanche Detector)는 위 질문에 대한 아주 좋은 예입니다. 구조적으로만 보면 LGAD 는 기존의 APD(Avalanche Photodiode)와 매우 비슷해 보입니다. 어떻게 보면 "그냥 Low Gain APD 아니야?" 라고 생각하기 쉽습니다. 그도 그럴 것이, LGAD 는 APD 의 증폭 원리에서 출발했다고 할 수 있기 때문입니다.

LGAD 개념은 CERN RD50 / RD42 계열의 입자물리 검출기 R&D 에서 발전시킨 아이디어입니다. "Low-gain avalanche 구조를 타이밍 검출기에 쓰자"는 발상은 순수하게 입자물리 실험 요구(타이밍)에서 나왔습니다.

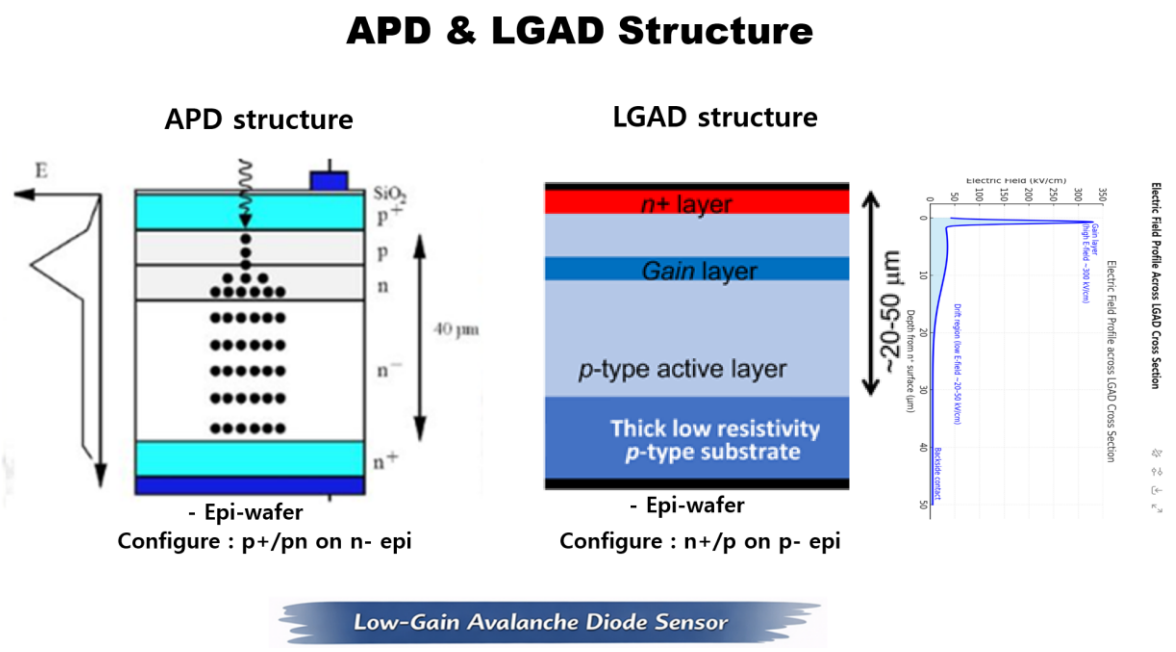
그런데 물리학자들이 굳이 'Low Gain'이라는 조건을 달아서 LGAD 를 세상에 내놓은 이유는 뭘 까요? 고에너지 가속기 실험에서 요구되는 수십 ps(picosecond, 20 ~30 ps) 단위의 정밀한 시간 정보를 얻기 위해서였습니다. 기존의 High Gain APD 는 신호의 확률적 변동이 커서 정밀한 타이밍을 잡기 어려울 뿐만 아니라, 소자 내부의 높은 전기장으로 인해 방사선에 노출되어 손상이 되면 성능이 급격히 저하되는 치명적인 약점이 있었습니다.

그래서 그들은 질문했습니다. "**기존 APD 의 Gain 을 낮추면서 gain 층을 얇게 만들고, 최적의 위치(Position)에 놓음으로써 높은 Weighting field 를 유도할 수 있지 않을까?**" 그렇게 하면 방사선 내구성도 확보하고, 신호 형성 초기에 바로 그 신호를 읽어내어 수십 ps 의 반응을 얻을 수 있지 않을까? 하는 물리학자들의 집요한 질문들이 이어졌습니다. **그리고 그 질문에 답하는 과정을 통해, 그들은 다시 한번 무에서 유를 창조할 수 있었습니다**.

이러한 개념의 센서는 여러 실험에서 그 필요성이 분명히 제기되고 있습니다. 그렇다면 질문은 이것입니다. **LGAD 는 왜 아직 "필요하면 바로 사서 해결되는 센서"가 아닌가?** 왜 연구자들이 여전히 이온 도핑 프로파일, 열처리 조건 등의 공정 조건과 타이밍 특성을 직접 논의하고 있는가?

그 이유는 간단합니다. LGAD 는 아직 '완전히 성숙한 표준 제품'의 영역이 아니기 때문입니다. 그리고 이는 LGAD 가 실패한 기술 이어서가 아니라, **실험의 요구가 여전히 진화 중**이기 때문입니다. 이것은 시장에서 파는 표준 제품을 골라잡는 '쇼핑'의 영역이 아닙니다. 연구자가 설계한 시뮬레이션 데이터에 맞춰 이온 주입 에너지와 열처리 조건을 소수점 단위로 조정하며 최적의 포인트를 찾아가는 **'탐구의 영역'**입니다.

차세대 가속기(FCC, CLIC, Muon Collider)에서는 LGAD 보다 더 빠른 타이밍, 더 높은 방사선 내구성, 더 복합적인 구조의 센서가 요구될 가능성이 높습니다. **차세대 가속기 뿐 아니라, 여러 실험 영역 전반에서 실험 요구는 계속해서 진화하고 있습니다.** 유럽의 FBK 와 CNM 이 LGAD 의 세계적 허브가 된 비결은 그들이 대단한 마법을 부려 서가 아닙니다. LGAD 같은 센서를 만들기 위해 연구자들이 공정의 모든 단계를 직접 만지고 수정할 수 있도록, 그 **'열린 탐구의 영역'**을 제공했기 때문입니다.



"쇼핑할 수 없는 기술 LGAD, 여전히 진화하는 실험의 요구. 우리가 설계의 주권을 갖지 못한다면, 미래 가속기 및 첨단 물리 실험에서 우리는 영원히 후발주자로 남게 될 것입니다."

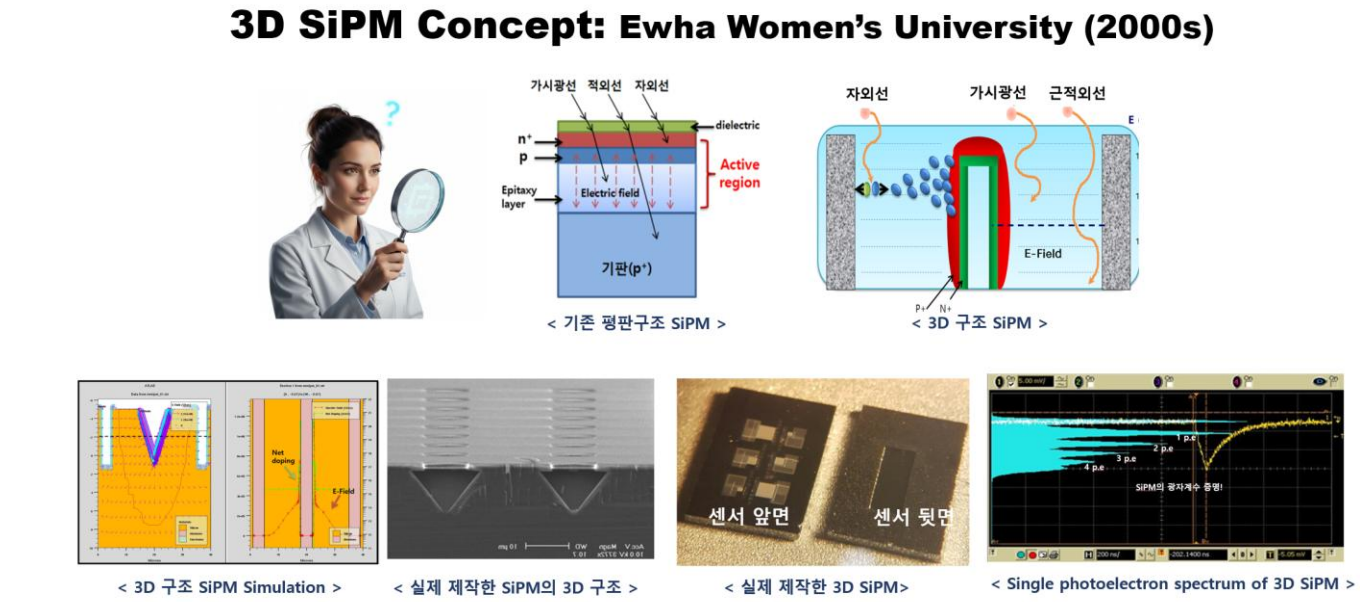
2. 3D SiPM 개발 사례: 과학자에게 '공정 설계의 주도권'이 필요한 이유

표준 공정이라는 제약이 실제 연구 현장에서 어떻게 창의성을 가로막는지, 저의 **3D SiPM 개발 경험**을 통해 이야기해보고자 합니다. 당시 우리 연구팀이 3D SiPM 개발을 위해 넘어야 했던 **가장 높은 문턱은 기술적 난도가 아니라, 역설적으로 '기존 공정 가이드라인과의 싸움'**이었습니다. 연구팀은 다음과 같은 질문을 던지고 있었습니다. "일정 파장에서만 높은 효율을 갖는 기존 평면형 SiPM 은 제약이 너무 크다. **모든 파장에 대해 높은 광자 검출 효율을 갖는 센서는 없을까? 이런 센서는 왜 시장에서 안 팔지?"** 이 질문에 대한 답으로 우리는 직접 고농도 도핑의 샤프한 PN 접합(PN-junction)을 수직형 구조에 구현해 보기로 했습니다. 즉, 기존의 틀을 깨는 3D 구조를 구상하고 직접 만들어 보고자 한 것입니다.

문제는 이 설계가 **반도체 공정의 상식으로는 '어리석은 도전, 몽상'**에 가까웠다는 점입니다. 처음부터 90 도로 접합면을 세울 수는 없었기에, 실리콘의 결정 방향을 이용한 식각 공정으로 피라미드 형태의 V-구조를 만들고 그 경사진 표면에 다시 공정을 쌓아 올렸습니다. 하지만 이는 표준 팹의 입장에서 보면 장비 사고를 유발할 수 있는 **'금기'**였습니다. 이 공정을 실현하기 위해 저는 CMOS 와 MEMS, 심지어 개인 실험실의 장비까지 전전하며 **'경계 밖의 모든 시도'를 스스로 조합해야만** 했습니다. 연구자가 아이디어를 검증하기 위해 공정의 임계점까지 가볼 수 있는 **'자유로운 탐구 환경'이 부재했기에** 치러야 했던 대가였습니다.

수많은 실패 끝에 결국 3D SiPM 제작에 성공, 단일 광자 신호를 확인했을 때, 이는 본 연구팀에게도 놀라운 결과였습니다. **"이런 무모한 도전이 정말 성공할 수 있구나!"** 창의적인 결과물은 거대 자본에 의한 프로젝트에 의해서가 아니라, 표준의 경계를 넘으려 했던 물리학자들의 무모한 시도에서 시작된다는 것을 우리는 몸소 경험했습니다. 이 3D BSI(Backside Illumination) 구조는 전 파장에 걸친 균일한 광자 검출 효율 확보와 최대 Fill Factor 를 실현할 수 있습니다. 이는 **기존의 '안전한 길'만 가서는 결코 도달할 수 없는 영역**이었습니다.

우리 과학자들에게 필요한 것은 단순히 센서를 구워내는 공장이 아닙니다. 아이디어를 구현하기 위해 경계 밖의 모든 시도를 허용하는 **'자유로운 탐구의 영토'**입니다. 우리가 이 벽을 허물어주지 않는다면, 제 2, 제 3 의 새로운 아이디어는 여전히 현실의 벽 앞에서 '몽상'으로 사라지게 될 것입니다.



✧ 연구팀의 원천 아이디어: 실리콘 광증폭기 및 이의 제조 방법, 특허 출원 번호: 10-2016-0125236

3. 개인 연구에서 시스템으로: 축적되지 못한 기술 자산과 단절의 악순환

3.1 동시기에 시작된 두 길: 한국의 개별 그룹 vs 이탈리아의 FBK

2000 년대 초반, 당시 우리 연구팀은 국내 최초이자 세계에서 네번째로 SiPM 개발에 성공했고, 이어서 3D SiPM 도 개발에 성공했습니다. 3D SiPM 구조는 기술적으로 매우 앞선 시도였고, 연구팀의 열정은 뜨거웠습니다. 흥미로운 점은 FBK(Fondazione Bruno Kessler, Italy) 또한 우리와 거의 동시대에, 비슷한 규모의 작은 연구실에서 개발을 시작했다는 사실입니다. 출발선은 같았고, 우리가 품었던 꿈의 크기도 다르지 않았습니다.

하지만 **20 여 년이 지난 지금, 그 결과는 너무나 극명하게 갈립니다**. 당시 연구팀은 몇 년간 지속되던 과제가 종료되자마자 연구를 지속할 동력을 잃었습니다. 연구자들은 각자 생존을 위해 흩어졌고, 세계적 수준이었던 SiPM 개발 노하우는 그 단계에서 멈춘 채 잊혔습니다. 지금 저에게 그 당시의 공정을 다시 재현하라고 한다면, 저조차도 **"어떻게 했었는지 가물가물하다"**고 답할 수밖에 없습니다. 이것이 오늘날 우리 연구계의 서글픈 자화상입니다.

반면, 이탈리아의 FBK 는 개별 과제의 성패에 휘둘리지 않고 **연구를 지속할 수 있는 '구조'**를 만드는 데 집중했습니다. 그 결과, 작은 연구실은 세계적인 연구소로 성장했고, 현재는 **유럽 기초과학 실험의 기반을 떠받치는 거대한 기둥**이 되었습니다.

3.2 사라지는 노하우와 반복되는 단절

우리의 연구 현장은 지금도 이 비극을 반복하고 있습니다. 학생이 졸업하면 공정 데이터가 사라지고, 과제가 종료되면 간신히 이어오던 기술의 맥도 여지없이 끊깁니다. 새로운 프로젝트가 시작될 때마다 우리는 앞선 선배들의 자산 위에서 출발하는 것이 아니라, 다시 **'0'의 지점**에서 막대한 비용과 시간을 허비하며 같은 길을 헤맵니다. 더욱이 전용 인프라가 없는 상황에서 센서 개발은 수억 원대 대형 과제를 수주한 소수만의 전유물이 되었습니다. 실력 있는 개인 연구자들이라도 연구비가 적으니, 센서 R&D 는 이제 감히 꿈도 꿀 수 없는 높은 벽이 되어버린 것입니다.

우리는 이제 인정해야 합니다. **쌓이지 않는 경험은 결코 자산이 될 수 없습니다**. 우리에게 부족했던 것은 연구자의 열정이나 기술력이 아니라, 그것을 온전히 담아낼 **'지속 가능한 그릇'**이었습니다. 우리의 헤리티지는 개인의 기억 속에 머물다 사라지는 신기루가 되어서는 안 됩니다.

이제는 연구자 개인의 흥망성쇠에 휘둘리지 않고, 20 년 뒤에도 자신의 레시피를 꺼내어 고도화할 수 있는 '안정적인 기술 축적의 장'이 마련되어야 합니다. 실력 있는 국내 연구자들이 집결하여 막막한 바닥이 아닌 선배들의 어깨 위에서 더 높이 도약할 수 있는 곳, 개별 과제의 종료가 기술의 단절로 이어지지 않는 '한국 기초과학의 핵심 기술 인프라'가 절실한 시점입니다.

4. 실험 요구의 진화와 기존 반도체 인프라의 구조적 한계

앞선 장에서 살펴본 것처럼, 실험의 요구는 새로운 센서 개념을 낳고 그 요구는 멈추지 않고 진화합니다. 그렇다면 자연스럽게 다음 질문이 이어집니다. **"이러한 실험 요구의 진화는 과연 어디에서 구현될 수 있는가?"** 이 장에서는 먼저, 왜 기존의 거대 반도체 파운드리 구조에서는 이러한 진화의 구현이 구조적으로 어려운지 그 근본적인 한계를 살펴봅니다.

Detector R&D 는 단순히 '기존 공정을 숙달하는 것'이 아니라, '경계를 넘는 것'입니다. 검출기 R&D 에서 반복과 학습의 중요성은 아무리 강조해도 지나치지 않습니다. 그러나 여기서 말하는 '반복'은 단순히 공정 라인을 여러 번 돌리는 횟수를 의미하지 않습니다. 진정한 반복의 가치는 어디까지 시도할 수 있는지, 즉 기존 가이드라인과 표준 공정의 경계를 얼마나 자유롭게 넘나들며 실험할 수 있는지에 달려 있습니다.

기존의 범용 파운드리는 수율(Yield)과 효율성을 최우선으로 합니다. 정해진 레시피에서 벗어나는 시도는 '오염'이나 '장비 사고'로 간주되어 엄격히 통제됩니다. 하지만 우리가 하려는 R&D 는 바로 그 통제된 경계 밖, 즉, **표준을 벗어난 특수 도핑, 극단적인 열처리 조건, 전례 없는 소자 구조**를 시도하는 일입니다.

우리가 새로운 파운드리를 만들려고 하는 목적은 단순히 센서를 직접 만들기 위함이 아닙니다. 연구자가 자신의 아이디어를 검증하기 위해 공정의 경계선 끝까지 가볼 수 있는 권리, 그리고 그 실패와 도전의 과정을 온전히 우리의 자산으로 기록할 수 있는 **'자유로운 탐구의 영토'**를 확보하기 위함입니다.

4.1 범용 파운드리의 '안전 제일' 주의와 R&D 의 충돌

범용 파운드리는 본질적으로 '**수율'과 '안정성'의 성지**입니다. 수많은 외부 고객의 공정시료가 섞여 돌아가는 라인에서, 팹 매니저의 최우선 과제는 **사고 없는 라인 운영**입니다. 이러한 구조에서 연구자의 '새로운 시도'는 흔히 다음과 같은 이유로 거절당하거나 제약 받습니다.

- ■**'오염(Contamination)'에 대한 공포입니다**. 우리가 새로운 성능을 위해 시도하려는 특수한 박막이나 이례적인 이온 도핑 또는 3D 구조를 만들 수 있는 공정들은, 범용 팹의 입장에서는 다른 고객의 공정시료를 망가뜨릴 수 있는 '독극물'로 간주됩니다. "전례 없는 물질은 장비에 나쁜 영향을 줄 수 있다"는 한마디에, 물리학자의 혁신적인 아이디어는 장비 근처에도 가보지 못한 채 사장되곤 합니다.
- ■**'표준 레시피'라는 보이지 않는 감옥입니다**. 범용 팹은 검증된 데이터 범위 안에서만 움직이려 합니다. 예를 들어, 우리가 소자의 항복 전압을 높이기 위해 극단적인 열처리 시간을 요구하거나, 표준 공정 순서를 뒤바꾸려 하면 그들은 단호하게 고개를 저으며 말합니다. "파운드리 운영 내부 기준에 없는 조건은 설정할 수 없다." 이것은 그들이 무능해서가 아니라, 다수의 안전을 위해 소수의 모험을 희생시켜야 하는 범용 인프라의 구조적 숙명 때문입니다.

4.2. '블랙박스' 공정의 한계: 왜 결과물만으로는 부족한가

- ■ **'학습의 단절'입니다.** 그들이 우리의 요청을 수용하더라도, 실제 공정은 팹의 엔지니어가 수행하고 연구자는 결과물만 전달받습니다. 이 과정에서 발생하는 수많은 시행착오와 미세한 공정 데이터는 팹의 내부 로그로만 남을 뿐, 연구자의 지식으로 치환되지 않습니다. 즉, **"왜 안 되는지"를 직접 확인하며 배울 기회조차 박탈당하는 것**입니다.

결국, 범용 파운드리라는 '**잘 닦인 고속도로' 위에서는 결코 '새로운 길'**을 낼 수 없습니다. 우리가 IBS 전용 R&D 파운드리를 가져야 하는 이유는, 장비 부담을 감수해서라도 **"한 번만 이렇게 해보자"**는 **물리학자의 무모한 질문이 허용되는 유일한 공간**이 필요하기 때문입니다.

5. 한국형 연구형 파운드리 모델 (IBS Silicon Sensor R&D Foundry)

유럽의 IMB-CNM(스페인)과 FBK(이탈리아)는 수십 년간 CERN 실험용 실리콘 센서를 전담 개발하며 그 효용성을 입증했습니다. IBS Silicon Sensor R&D Foundry 는 이를 벤치마킹하여, 국내의 파편화된 개별적 접근을 넘어 **실험 요구에 최적화된 센서를 지속적으로 설계–제작–검증할 수 있는 전담 인프라**를 구축하고자 합니다.

본 시설은 단순한 센서 제작 라인을 넘어, 기존 범용 팹이 통제해왔던 공정 경계선을 연구자가 자유롭게 넘나들 수 있는 실리콘 바탕 '**탐구 중심의 열린 공정 환경(Open Process Environment)**'을 지향합니다.

- **연구자 주도형 공정 최적화**: 연구자가 공정 각 단계에 직접 개입하여, 센서 성능의 핵심인 파라미터(도핑 농도 및 프로파일, 열처리 조건, 3D 구조 가공 등)를 임계점까지 탐색할 수 있습니다.
- **비표준 공정의 전면 수용**: 양면 패터닝(Double-sided patterning), 고저항 FZ 웨이퍼 처리, 비표준 두께 가공 및 3D 기하학적 구조 형성 등 실험용 센서 특유의 요구사항을 최우선으로 반영합니다.

또한, 설계와 제작이 단절된 기존의 외주 위탁 방식에서 탈피하여 **[아이디어 논의 – 시뮬레이션 – 설계 – 공정 – 측정 – 방사선 시험 – 실험 피드백]**이 단일 사이클로 회전하는 **통합 연구 루프(Full-cycle Research Loop)**를 실현할 것입니다. 이를 통해 우리는 더 이상 해외 인프라의 일정에 목매지 않고, 우리만의 호흡으로 10~30 picoseconds 의 벽을 깨는 LGAD 와 같은 차세대 검출기를 완성해 나갈 것입니다.

6. 역할 및 기대효과

이 인프라가 가져올 핵심 변화는 한국 기초과학의 **기술 자립 기반 확보**입니다. 우리는 더 이상 기성품을 카탈로그에서 고르는 '쇼핑'의 단계에 머물지 않고, 차세대 실험의 요구사항을 직접 '설계'하고 실현하는 기술 주도권을 확보하게 될 것입니다.

6.1 입자물리 전용 공정 플랫폼 구축 및 기술 자산화

- **공정 보완성 강화**: ETRI, ISRC 등 기존 범용 팹과 상호 보완적으로 협력하며, 입자물리 실험에 특화된 전용 웨이퍼 플랫폼을 안정적으로 운영하고자 합니다.
- **지속 가능한 R&D**: 특정 프로젝트의 종료와 함께 개별 연구자의 기억 속으로 사라지던 '공정 단절'의 비극을 끝내고, 모든 시행착오와 공정 레시피를 체계적으로 데이터베이스화하여 재현 가능한 기술을 제공할 것입니다.

6.2 하이브리드 연구인력 양성 및 기술 내재화

- **실전적 교육 환경**: 물리학자가 [시뮬레이션-설계-공정-측정]의 전 과정을 직접 경험하며 물리 실험의 요구를 기술적으로 구현해내는 '하이브리드형 연구자'를 배출하겠습니다.
- **헤리티지의 계승**: 과제가 종료와 함께 소실되는 성과가 아니라, 시스템에 축적된 데이터를 통해 후배 연구자들이 시행착오 없이 곧바로 심화 연구에 진입할 수 있는 환경을 제공할 것입니다.

6.3 글로벌 네트워크 확보 및 대외 협상력 강화

- **국제 공동개발 참여**: FBK, CNM, RIKEN 등 선진 연구소와의 공동 연구를 통해 국내 센서 기술의 국제적 신뢰성을 확보하고, FCC 나 CLIC 같은 차세대 가속기 실험의 핵심 파트너로 도약하겠습니다.
- **기술 주권 확보**: 독자적인 센서 개발 역량은 단순히 예산 절감의 문제를 넘어, 국제 공동 프로젝트에서 우리가 동등한 위치에서 목소리를 낼 수 있는 '강력한 기술적 협상력'이 될 것입니다.

7. 결론: 왜 지금, IBS 인가

본 제안은 단순히 새로운 실험 장비를 도입하자는 것이 아니라 **한국 기초과학의 연구 패러다임을 전환**하자는 것입니다. 세계 최고의 입자물리 연구소인 CERN 은 자체 반도체 팹을 보유하고 있지 않지만, 그들은 결코 센서를 카탈로그에서 골라 사지 않습니다. FBK(이탈리아)나 CNM(스페인) 같은 '연구형 파운드리'와 긴밀하게 협력하며, 자신들의 물리적 가설을 구현하기 위한 전용 센서를 공동으로 설계 제작하고 있습니다. 즉, 그들에게 팹은 '외주 업체'가 아니라 **'물리학적 상상력을 기술로 번역하는 파트너'**입니다.

이러한 연구 환경을 조성하는 것은 개별 연구실이나 대학 단위의 자원으로는 불가능한 영역입니다. 따라서 국가 기초과학의 거점인 **IBS 만이 선제적으로 연구자들이 공정의 경계선 없이 도전할 수 있는 탐구 환경을 제공하고, 이를 통해 축적된 기술적 자산을 국가적 역량으로 관리하는 플랫폼**의 역할을 수행할 수 있습니다.

지금까지의 연구가 기존 센서의 사양에 맞춰 실험 범위를 제한해왔다면, 이제는 물리학적 요구에 맞춰 센서를 직접 설계, 제작하는 시대로 나아가야 합니다. 오늘 이 기술적 장벽을 해소하지 않는다면, 미래의 연구자들 또한 해외의 기술 공급에 종속되는 구조에서 벗어날 수 없을 것입니다. 상상력이 공정의 한계에 가로막히지 않는 영토, **IBS Silicon Sensor R&D Foundry** 가 그 시작점이 될 것입니다.

IBS 실리콘 센서 파운드리의 글로벌 기술 경쟁력 및 차별성

구 분	FBK (Italy)	IMB-CNM (Spain)	IBS Silicon Sensor R&D Foundry
기관 성격	비영리 연구재단형 (이탈리아 트렌토)	공공 연구소형 (스페인 바르셀로나)	공공 연구소형 (한국 대전)
목 적	■CERN 가속기 실험용 차세대 검출기 R&D ■유럽 입자물리 공정 플랫폼 고도화	■국제 가속기 로드맵 기반의 비표준 센서 설계·공정 개발 ■스페인 기초과학 기술 주권 확보	■입자·핵·우주 물리 실험 전용 센서 R&D ■차세대 가속기(HEP) 핵심 기술 확보 ■기초과학 연관 분야(Nuclear/Space) 기술 자산화
협력 기관 (잠재적)	■CERN (ATLAS, CMS, ALICE), ■INFN (이탈리아 핵물리 연구소), ■글로벌 산업체 (LFoundry 등)	■CERN (RD50, RD42) ■ESA (유럽우주국) ■CSIC (스페인 고등과학연구위원회)	■ 국제 가속기협력단(CERN CMS/ALICE 등) ■ 국내외 가속기 연구소(RAON, PAL) ■ 공공 연구기관 (한국항공우주연구원 KARI 등)
연구 체계	오픈 프로세스(연구자 공동 설계) 공정 피드백 루프	오픈 프로세스(연구자 공동 설계) 공정 피드백 루프	오픈 프로세스(연구자 공동 설계) 공정–측정–실험 피드백 루프
클린룸 운영	센서 전용 zone, 6 inch 라인 (Si 전용 MEMS/CMOS 통합)	센서 전용 zone, 6 inch 라인 (Si 전용 MEMS/CMOS 통합)	센서 전용 zone, 6 inch 라인 (Si 전용 MEMS/CMOS 통합)
주요 플랫폼	■ 고방사선/3D: 3D PIN(FZ), n/p Pixel & Strip ■ 고해상도 4D 트레킹 : LGAD(epi), AC-LGAD(RSD), Deep LGAD ■ 광증폭/극저온: SiPM(n-epi), Cryogenic SiPM ■ 차세대 통합: SiPM-on-CMOS, SDD	■ 고방사선/3D: 3D PIN, Diamond Detectors ■ 변칙적 4D 트레킹 : iLGAD (Inverse LGAD), TI-LGAD(Trench) ■ 특수 광센서 및 의료/우주: UV/VUV SiPM (p-on-n), Micro-dosimeters	■ WIMP 직접 검출: Ultra-thick JFET-PIN ■ 액체 아르곤/제논 기반 중성미자 (0νββ)실험: Cryo-VUV Monolithic SiPM, 2x2 cm^2 단일 칩+ Wavelength shifter ■ COSINE 실험/LiDAR 및 광통: APD, APD array ■ 고방사선/3D: 3D PIN(FZ), n/p Pixel & Strip ■ 4D Silicon Telescope(4D-SiT): LGAD 와 △EE 를 접목한 핵물리 입자 식별(Z,A) 플랫폼
공정 구조	단면 및 양면 공정 가능	단면 및 양면 공정 가능	단면 및 양면 공정 가능
두께 운용	고저항 200 ~700 μm FZ wafer, Epi wafer	고저항 200 ~700 μm FZ wafer, Epi wafer, 다양한 기판	고저항 20 ~2 mm FZ wafer, Epi wafer
대표 실적 (잠재적 실적)	■ DarkSide (SiPM) ■ CMS-ETL(LGAD) ■ ATLAS/LHCb(3D PIN)	■ATLAS ■CMS(LGAD·3D PIN) ■ESA 방사선 모니터	■ WIMP 직접 검출 ■ 액체 아르곤/제논 기반 중성미자 (0νββ)실험 ■ COSINE R&D 실험 ■ 4D Silicon Telescope(4D-SiT)

✧ 4D 트래킹: 4 차원은 입자물리학의 표준적인 정의에 따라 3 차원 공간 좌표(x, y, z)가 아니라, 2 차원 평면 좌표(x, y)와 시간(t), 그리고 입자의 종류를 식별할 수 있는 에너지 손실(dE/dx) 정보를 결합한 개념.

✧ 4D Silicon Telescope(4D-SiT): LGAD 기반 초정밀 TOF 기능을 통합한 4 차원 실리콘 텔레스코프(기존의 x, y 좌표와 에너지(△EE)에 초정밀 시간(t) 정보 더함).

[기술 부록 1]

중성미자 실험용 Cryo-VUV Monolithic SiPM 플랫폼

1. 실험적 배경: 0νββ 탐색과 진공 자외선(VUV) 검출

nEXO 와 같은 차세대 중성미자 없는 이중 베타 붕괴(0νββ) 실험은 액체 제논(175 nm) 또는 액체 아르곤(128 nm)을 검출 매질로 사용한다. 이 매질에서 발생하는 진공 자외선(VUV) 영역의 미세 광자를 정밀하게 계수하는 것이 중성미자의 질량 및 성질 규명의 핵심이다. 그러나 기존의 상용 SiPM 어레이는 물리적 크기와 소재의 한계로 인해 거대 검출기 설계에 병목 현상(광학적 dead space, 채널 수 증가에 따른 배선·방사능 오염, 저온 신뢰성 한계)을 일으키고 있다.

2. 핵심 혁신: 2 x 2 cm² Monolithic 단일 칩 설계

본 파운드리는 기존의 작은 센서(6 x 6 mm^2 등)를 이어 붙이는 타일링(Tiling) 방식의 한계를 극복하고, 2 x 2 cm^2 면적을 하나의 실리콘 웨이퍼 위에 구현한 Monolithic 단일 칩을 제안한다.

3. 대면적 단일 칩의 독보적 공학적 이득

3.1. 저온 환경을 이용한 물리적 한계 돌파

- **DCR 급감의 활용:** 상온에서는 열적 노이즈(Dark Count Rate) 때문에 불가능했던 2 x 2 cm^2 대면적화를 저온(87 K~165 K) 환경을 통해 실현한다. 저온에서의 노이즈 억제 효과는 대면적 칩에서도 정밀한 단일 광자 계수(Photon Counting)를 가능하게 한다.

3.2. 유효 수광 면적의 이론적 한계치 달성 (Dead Space 감소)

- **불연속면 제거:** 작은 센서들을 조립할 때 발생하는 센서 간 간격과 가드링 영역을 완전히 제거한다.
- **물리적 가치:** 중성미자 실험처럼 광자 하나가 귀한 실험에서, 전체 면적을 최대 수광에 활용함으로써 광자 검출 효율(PDE)을 극대화한다.

3.3. 시스템 방사능 순도(Radiopurity)의 비약적 향상

- **오염원 원천 차단:** 센서 여러 개를 붙이기 위해 필수적이었던 기판(PCB), 납땜 재료, 복잡한 와이어 본딩을 제거한다.
- **이득:** 검출기 내부에서 배경 잡음을 유발하는 방사성 동위원소 함유 물질을 최소화하여 검출기를 구현한다.

3.4. 열 기계적 및 전기적 신뢰성 확보

- **CTE Mismatch 해결:** 서로 다른 재료(실리콘, 구리, 에폭시)의 열팽창 계수 차이로 발생하는 저온 크랙 문제를 단일 실리콘 구조를 통해 원천 차단한다.
- **균일한 운영:** 칩 전체가 하나의 열적 평형 상태를 유지하여 수십만 개의 마이크로 셀이 동일한 항복 전압과 이득을 유지한다.

3.5. 대칭적 메탈 라우팅 및 후면 신호 추출 (Symmetric Back-side Routing)

2 x 2 cm^2 의 초대면적 단일 칩에서 발생할 수 있는 신호 지연과 왜곡을 방지하기 위해, 본 파운드리는 **기하학적 대칭 구조의 섹션 분할 및 후면 라우팅 기술**을 적용한다.

- **커패시턴스(C) 분할을 통한 S/N 비 극대화:** 칩 전체를 하나의 거대한 전극으로 설계하지 않고, 내부 마이크로 셀들을 일정 수(예: 1 x 1cm^2 이하 단위)씩 묶어 독립적인 Section 으로 분할한다.
  물리적 이득: 면적 증가에 비례해 커지는 전체 커패시턴스(C)를 각 섹션 단위로 나누어 관리함으로써, 개별 판독 회로가 직면하는 유효 커패시턴스를 획기적으로 낮춘다. 이는 단일 광자가 발생시키는 미세 전하 신호가 거대 용량(C)에 묻혀 감쇄되는 것을 방지하고, 선명한 전압 신호로 변환시켜 S/N 비(Signal-to-Noise Ratio)를 극대화하는 결정적 장치가 된다.

- **후면 신호 추출 기술 (Back-side Signal Extraction) & 광학적 이득:** 기존 SiPM 처럼 수광면 위에서 복잡하게 얽히는 금속 배선을 배제하고, 신호 라인을 센서 뒷면(Back-side)으로 배치한다. 그리고 전면 배선에 의한 차폐(Shadowing)를 제거하여, 대면적 단일 칩의 수광 효율을 올린다.

- **기하학적 대칭 설계를 통한 타이밍 편차(Jitter) 최소화:** 각 분할된 섹션에서 센서 뒷면(Back-side)의 중앙 출력단까지 이르는 모든 배선의 길이, 저항(R), 커패시턴스(C)를 마이크로 단위까지 일치시키는 대칭적 구조를 구축한다.
  물리적 가치: 이러한 대칭적 후면 라우팅은 거대 검출기 운영 시 배경 잡음을 솎아내는 '타이밍 컷(Timing Cut)'의 정밀도를 극대화한다. 이는 칩의 위치에 따른 응답 불균일성을 원천적으로 제거하여, 대규모 어레이 구성 시 시스템 전체의 에너지 분해능과 시간 분해능을 동시에 격상시키는 핵심 기술이다.

4. 전략적 가치: 차세대 거대 검출기의 '표준 유닛'

본 파운드리가 제안하는 2 x 2 cm^2 Monolithic 단일 칩은 수 톤(ton-scale) 규모의 거대 검출기 구축을 위한 핵심 단위 모듈(Standard Unit)로서 독보적인 가치를 지닌다.

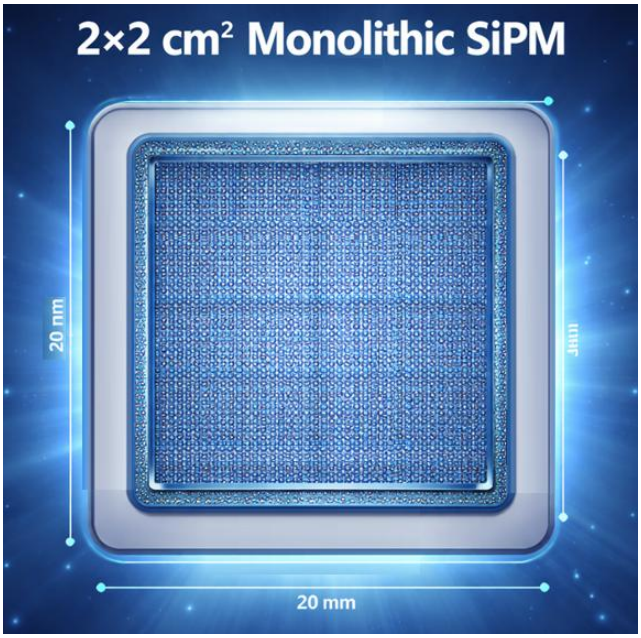
- **시스템 통합 효율성 및 공학적 신뢰성 제고:** 수십만 개의 미세 센서를 개별 실장하던 기존 방식에서 벗어나, 초대면적 단일 칩 기반의 조립 공정을 도입함으로써 **시스템 복잡도를 획기적으로 낮춘다.** 이는 대규모 실험 장치의 장기 운영에 필수적인 공학적 신뢰성(Engineering Reliability)을 비약적으로 격상시키는 결과를 낳는다.

- **글로벌 연구 협력의 기술적 규격 주도:** 본 파운드리의 독자적인 칩 규격은 차세대 중성미자 및 암흑물질 탐색을 준비하는 글로벌 연구 그룹들에게 최적화된 설계 표준(Design Standard)을 제시한다.

- 이는 특정 실험을 위한 맞춤형 센서를 넘어, 다양한 차세대 저배경 실험에서 재사용 가능한 공통 검출기 플랫폼을 제공한다."

기성 상용 제품 대비 IBS Monolithic Cryo-SiPM 의 기술적 우위

비교 항목	기존 상용 SiPM 어레이 (Tiling)	IBS Monolithic Cryo-SiPM	차별적 기대 효과 (Value Proposition)
단일 칩 면적	6 x 6 mm^2 등 소면적 위주	2 x 2 cm^2 **(초대형 단일 칩)**	채널 및 시스템 복잡도의 획기적 단순화
유효 수광 면적	센서 간 간격(Dead Space) 존재	**Dead Space 감소(연속면)**	광자 검출 효율(**PDE**)의 이론적 한계치 달성
방사능 순도	기판(PCB), 납땜 등 오염원 포함	**부가 재료 최소화 (Ultra-Radiopure)**	세계 최고 수준의 저배경잡음 검출기 구현
전기적 특성 (C)	전체 면적 C 통합 (S/N 비 저하)	**섹션 분할 및 후면 라우팅**	C 분산 관리로 **단일 광자(Single Photon)** 분별력 극대화
신호 타이밍	배선 길이에 따른 지터(Jitter) 발생	**대칭적(μm)**	균일한 응답으로 **Timing Cut** 정밀도 극대화
수광 차폐	전면 배선에 의한 Shadowing 발생	**후면 신호 추출 (Back-side)**	전면 가림 없는 광수집 구현
저온 신뢰성	CTE 차이에 따른 접합부 크랙 위험	**단일 실리콘 구조 (CTE Mismatch 감소)**	극저온(LAr/LXe) 환경에서의 장기 안정성 보장
운영 균일성	칩별 온도/이득 편차 발생 가능	**단일 칩 내 열적 평형 유지**	수십만 픽셀의 균일한 항복 전압 및 이득 유지



[기술 부록 2]

JFET-PIN 플랫폼: 저에너지 WIMP 탐색을 위한 대용량 실리콘 검출기

(기존 실험이 비워둔 에너지–질량–속도 공간을 채우는 플랫폼: 180 eV – 10 keV, 핵 산란, mm-scale Si bulk, 빠른 판독)

1. 기술적 개요 및 필요성

본 플랫폼은 저질량 WIMP(Dark Matter) 탐색의 세계적 기준인 DAMIC 실험이 개척한 초에너지 영역을 대용량 고속 통계적 방식으로 결합한 차세대 실리콘 검출기이다. 기존 검출기들이 가진 '정밀도와 질량 사이의 트레이드-오프' 문제를 **In-situ JFET 집적과 2 mm 초두께 웨이퍼** 공정으로 정면 돌파한다.

(DAMIC 의 단전자 민감도와 동일한 접근은 아니며, 통계적 이벤트 축적을 통해 핵 산란 영역에서 의미 있는 S/N 을 확보하는 전략이다. "정밀도는 DAMIC 이 증명했고, 우리는 그 정밀도가 의미를 갖는 영역을 현실적인 질량과 속도로 확장합니다.")

2. 주요 공정 혁신 및 기술적 해법

2.1. 2 mm 초두께 벌크의 Full Depletion 및 전계 설계

- **난제:** 2 mm 두께의 고저항 실리콘을 완전히 공핍(Full Depletion)시키기 위해서는 수백 볼트의 고압 바이어스가 필수적이며, 이는 절연 파괴(Breakdown) 위험을 초래한다.
- **해법: Multi-guard Ring** 구조를 최적화하여 표면 전계를 분산시키고, 2 mm 벌크 전체에 균일한 전계를 형성함으로써 전하 **주행 시간(t_{drift})을 100 ns** 내외로 제어한다.

2.2. 저온(100 K) 작동을 위한 축퇴 도핑(Degenerate Doping)

- **난제:** 저온 운영 시 캐리어 동결(Freeze-out) 현상으로 인해 JFET 채널이 차단되는 문제가 발생한다.
- **해법:** 소스/드레인 및 채널 핵심부에 부분 **축퇴 농도 (near-degenerate) 이상의 고농도 도핑을** 적용하여, 100 K 근처에서도 전하 이동이 가능한 '금속성 채널'을 형성한다.

2.3. In-situ JFET 집적을 통한 잡음 지수 사수

- **난제:** 2 mm 벌크 센서의 거대한 체적에서 발생하는 입력 정전 용량과 배선 노이즈는 잡음을 기하급수적으로 높인다.
- **해법:** 센서 상단에 JFET 을 직접 공정하여 입력 커패시턴스를 **1 pF 이**하로 억제한다. 이를 통해 양산 공정에서도 $10e^-$ rms 이하, 최종적으로 **5 ~10e^- rms** 급의 잡음 예산을 달성한다.

3. DAMIC, JFET-PIN, COSINE WIMP 검출기

3.1. DAMIC 의 핵심원리: "전자 산란 (Electron Recoil)

- **물리적 원리:** 암흑물질이 너무 가벼우면 무거운 원자핵(Si)을 밀어내지 못하고 가벼운 전자(e^-)를 때립니다. 이때 전자가 튀어나오며 약 1.2 eV 이상의 에너지만 전달해도 Skipper-CCD 는 이를 '전자 1 개'로 인식해서 잡아냅니다.
- **영역:** <1 GeV/c^2 의 '**초경량 암흑물질**'을 찾는 데는 이 방식이 세계 최고입니다.

3.2. JFET-PIN 의 핵심원리: 핵 산란 (Nuclear Recoil)의 통계적 확립

- **물리적 원리:** 우리는 문턱이 180 eV 이므로 전자 산란보다는 원자핵과 충돌하여 튕겨 나오는 에너지 Nuclear Recoil 에 집중합니다.
- **왜 우리가 필요한가?:** 전자 산란은 신호가 너무 미세해서 '배경 잡음(암전류 등)'과 구별하기가 지옥처럼 어렵습니다. 반면, 핵 산란은 신호가 비교적 확실(200 eV)합니다.

- 차별성: DAMIC 이 "전자 하나가 튀었는데, 이게 암흑물질일까?"라고 고민할 때, 우리는 2 mm 두께의 거대한 그물로 '여기 확실한 핵 산란 신호가 100 개 잡혔고, 타이밍을 보니 배경 잡음도 아니다!'라고 확신을 주는 역할을 합니다.

3.3 JFET-PIN 의 탐색 윈도우: 180 eV ~ 10 keV, 저질량 WIMP 탐색의 missing link 를 채우다"

- **Exclusive Region (180 eV ~ 1 keV):** 기존 COSINE 실험이 물리적으로 접근 불가능한 영역. DAMIC 을 추격하는 수준에서 **대용량 벌크 탐색**을 수행하는 우리만의 독점 영역.
- **Competitive Region (1 keV ~ 10 keV):** COSINE 과 겹치지만, **압도적인 에너지 분해능**으로 COSINE 의 신호를 교차 검증(Cross-check)하고 배경 잡음을 정화하는 영역.

핵심 차별화 전략: COSINE vs. DAMIC vs. JFET-PIN

구분	COSINE (PMT)	DAMIC(CCD/Skipper) @저온	JFET-PIN (Active-Pixel) @저온
탐색전략	원조 실험 배경잡음 정화	초저에너지 정밀 탐색	저에너지 정밀 탐색 대용량 실리시간 탐색
검출 방식	NaI(Tl) + PMT	Si Bulk(skipper CCD)	Si Bulk (JFET)
검출기 두께	결정크기(cm 단위)	0.675 mm(표준)	2 mm (초두께, 압도적 질량)
판독 속도	~ns	~분 단위	μs 단위
잡음(noise)	-	$2e^-$ rms	5~10e^- rms @ 2 mm thickness
에너지 문턱 (E_{th}, 5σ)	~1 keV_{ee} (제한적)	~36 eV	90 – 180 eV
주요 배경잡음	유리/금속 유래 (^{40}K 등)	Dark Current (열적 전자) Compton Scattering (외부 감마선)	Compton Scattering (외부 감마선) Dark current 발생 즉시 수집되어 누적 효과 없음.
배경잡음 제거전략	분석(PSD)	저온 및 반복 측정(Statistical)	저온 및 실시간 Coincidence Veto
탐색 영역	표준 WIMP(1 ~10 keV)	극저질량 WIMP(36 eV ~1 keV)	저질량 WIMP(180 eV ~10 keV)
WIMP 질량 타겟	Standard (> 10 GeV/c^2)	Ultra-Light (< 1 GeV/c^2)	Light (1 ~ 10 GeV/c^2)
차별성	DAMA 신호 재현 실험 검증된 상용 기술	Skipper Readout 기술 (반복 측정을 통한 노이즈 상쇄)	JFET(Active 소자 이용) 두꺼운 wafer 공정 기술 = Thick-Volume & Speed
탐색의 물리적 의미	DAMA 신호 재현 연가 변조 확인	전자 계수 기반의 극한 정밀 탐색	통계적 유의성 기반의 고속 대용량 탐색

✧ JFET-PIN 판독 속도: t_{Total} = t_{drift}(2mm 센서내 물리적이동: ~100 ns) +$t_{shaping}$(~10 μs) = ~10 μs 내외.

✧ JFET-PIN 판독 잡음(ENC) 예산: Series Noise(3~4 e^-: C_{det} 최소화, $JFET_{gm}$ 최적화) + Parallel Noise(1~2 e^-: 저온(100 K), 고저항 실리콘) + 1/f noise(~1 e^-: 실리콘 계면 품질(passivation)) = 5~10e^- rms

✧ DAMIC 문턱 에너지 계산(5σ): $2e^-$ (Noise) x 5 = $10e^-$ (신호) -> 10e^- x 3.6 eV = 36 eV

판독 잡음 (ENC)	문턱 에너지 (3σ)	문턱 에너지 (5σ)	주요 탐색 목표
$5\ e^-$ rms	54 eV	90 eV	저질량 WIMP (Sub-GeV)
$7.5\ e^-$ rms	81 eV	135 eV	저질량 WIMP / 코히어런트 중성자 산란
$10\ e^-$ rms	108 eV	180 eV	Standard WIMP (Light region)

JFET-PIN 플랫폼

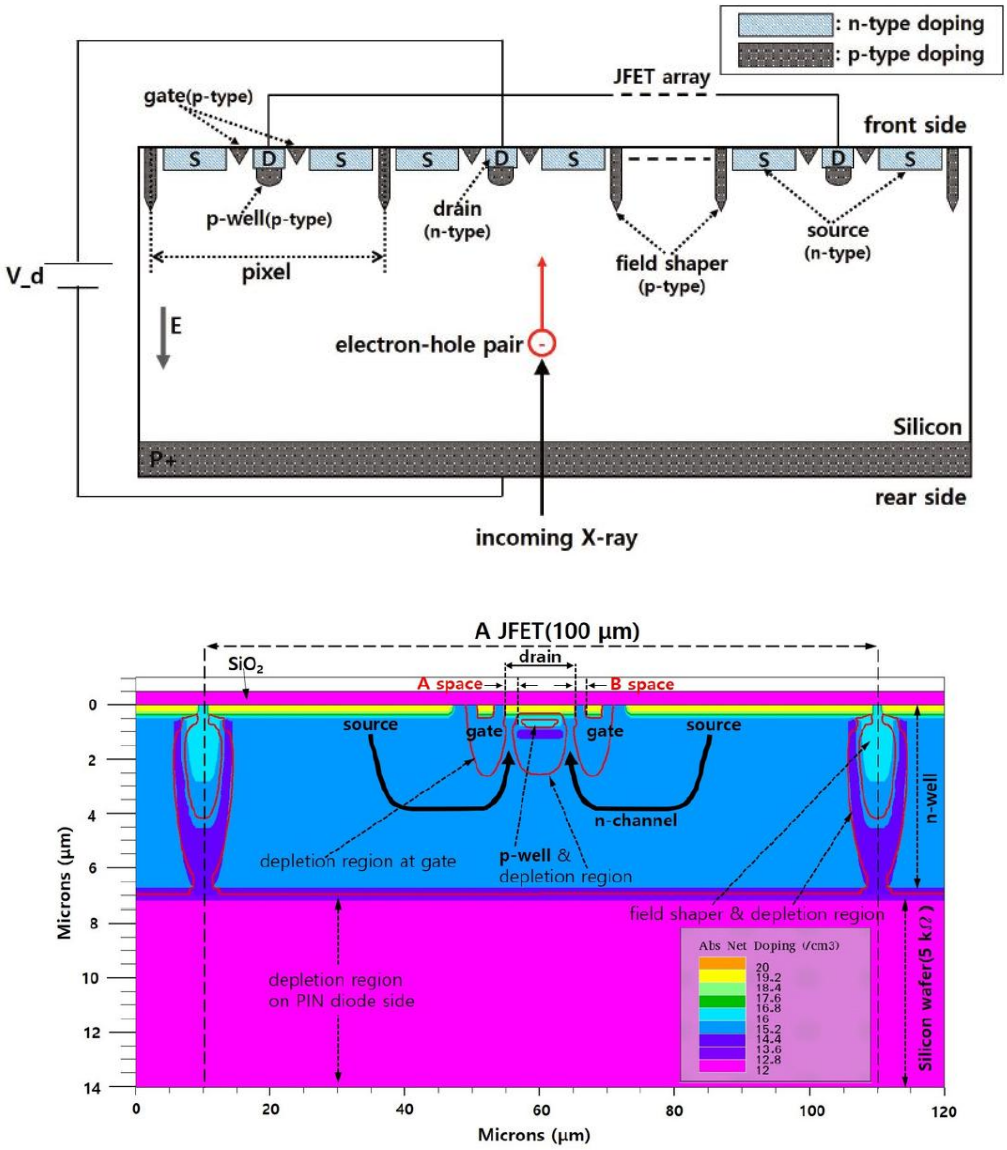
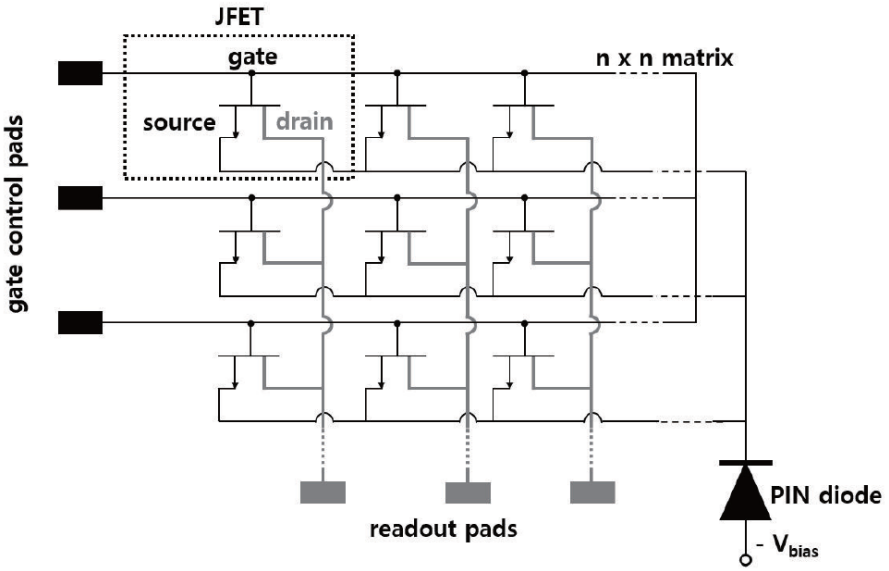


Figure 2. Two-dimensional simulation profile of a junction field effect transistor (JFET) in the pixelated silicon sensor.



[기술 부록 3]

저온 암흑물질 탐색 실험(COSINE R&D)용 저방사능 APD 플랫폼

1. 연구 배경: 기존 광전증폭관(PMT)의 한계와 R&D 의 필요성

암흑물질 탐색을 위한 NaI(Tl) 결정 기반 실험에서는 결정 주변의 배경 잡음(Background)을 극한으로 억제하는 것이 필수적이다.

- **PMT 의 방사능 오염:** 기존에 사용되던 PMT 는 유리 재질 등에 포함된 ^{40}K, ^{238}U, ^{232}Th 가 결정 바로 옆에서 붕괴하며 노이즈를 생성한다.
- **낮은 광효율:** PMT 의 양자 효율(QE)은 약 25~30% 수준에 머물러 있어, 저에너지 영역의 미세한 신호를 포착하는 데 한계가 있다.

2. APD 어레이(Array) 기반의 기술적 혁신

2.1. 실리콘 APD 의 독보적 광효율 (Quantum Efficiency 80%)

- **물리적 이득:** 실리콘 기반 APD 는 **80% 이상의 압도적인 내부 광효율**을 보유하고 있다. 이는 신틸레이션 광자를 손실 없이 전하 신호로 변환하여, 암흑물질 후보 입자가 만드는 미세한 에너지 산란 신호의 검출 감도를 비약적으로 높인다.
- **에너지 해상도:** PMT 대비 높은 광수집 효율은 통계적 변동(Statistical fluctuation)을 줄여주어, 저에너지 영역에서의 에너지 분해능을 격상시킨다.

2.2 선형 avalanche 모드에서 동작하는 APD

- 중간 수준의 증폭 이득(gain ≈50-100)을 통해 높은 양자 효율과 낮은 excess noise, **안정적인 신호 응답**을 제공한다.

2.2. 저온 구동(Cryogenic Operation)을 통한 극한의 저노이즈 실현

- **열적 잡음 제어:** 본 R&D 는 APD 를 저온 환경에서 구동하는 컨셉을 채택한다. 실리콘 내부의 열적 생성 전하를 억제함으로써 **암흑물질 탐색의 베이스라인(Baseline) 노이즈를 최소화**한다.
- **안정적 증폭:** 저온 환경은 APD 내부의 Avalanche 증폭 과정을 안정화시켜, 극저광량 상태에서도 높은 S/N 비(신호 대 잡음비)를 보장한다.

2.3. 저방사능(Low-radioactivity) 패키징 및 결정 밀착형 설계

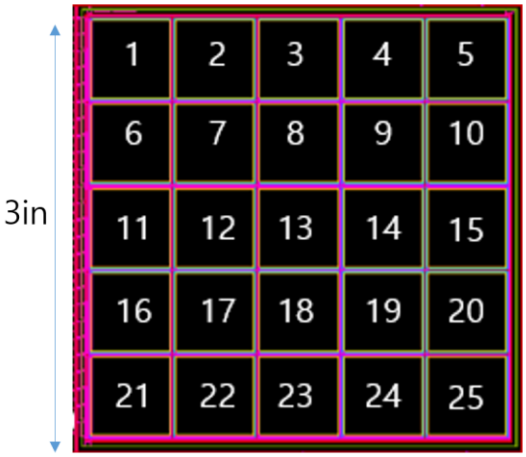
- **소재 혁신:** 유리를 배제하고 초고순도 실리콘과 저방사능 폴리머를 사용하여 배경 잡음의 원천을 제거한다.
- **기하학적 이점:** 얇은 판형의 **APD 어레이**는 NaI(Tl) 결정 단면에 밀접 결합할 수 있다. 이는 부피가 큰 PMT 가 차지하던 공간을 획기적으로 줄여줄 뿐만 아니라, 조립 과정에서 발생할 수 있는 추가적인 방사능 오염원을 차단한다.

3. 결론 및 기대 효과

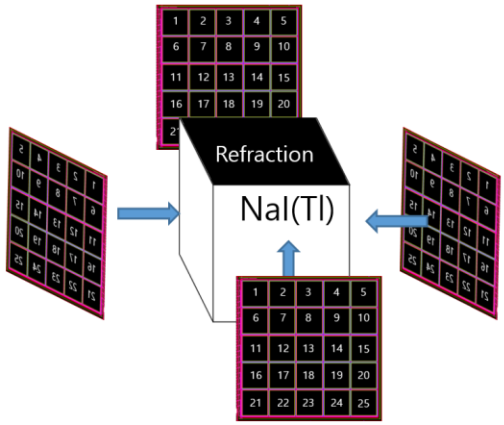
본 **저온 APD 어레이** 플랫폼은 PMT 의 방사능 문제를 해결하고, 80%에 달하는 고광효율을 통해 차세대 암흑물질 탐색 실험의 정밀도를 높일 수 있다. 이는 향후 대규모 저배경 실험 장치 설계의 기술적 이정표가 될 것이다.

IBS APD - Photo detection efficiency

APD Array design
Pixel : 1.5 x 1.5cm^2
3in (76.2mm)



Fill factor(95%@ 3x3 in^2)



Using four sides of the crystal,
the correlation coefficient increases.

Photon counting sensor – PMT to SiPM

		PMT	APD(Silicon)		SiPM(GM-APD)	
Temp. condition		@ Room temp. ~295K	@ Room temp. ~295K	@ Cryogenic temp. 100K	@ Room temp. ~295K	@ Cryogenic temp. 1-100K
Sensitivity		1 ph.e.	~100 ph.e.	**1 ph.e.**	1 ph.e.	1 ph.e
Gain		10^6	50~100	**~10^4**	10^4~ 10^6	**~ 10^6**
Q.E(%) @415nm		≤ 30	≤ 74	No change	≤ 74	No change
PDE(%) @415nm			≤ 70 @ area of 1.5x1.5cm^2	-	≤ 50 @ area of 6x6mm^2	-
Operating Voltage		1 ~ 2 kV	~ 400 V	< 200 V	≤37 V	< 20 V
Dynamic Range		~10^6	large	-	2)22,292/6mm^2 (Micro pixel: 35um)	-
Active area	**Pixel**	~ 20 inch	5x5mm^2, 1cm^2, 1.5x1.5cm^2	-	1mm^2, 3 x 3mm^2 , 6 x 6mm^2	-
	Array		5 x 5 in 7.6 x 7.6cm^2 (Pixel:1.5x1.5cm^2)	-	3)8 x 8 in 5 x 5cm^2 (Pixel: 6 x 6mm^2)	-
Wavelength(nm)		115 ~ 1,700	300 ~ 900	-	300 ~ 900	-
Rise Time		~100 ps	~ns	-	~30 ps	-
Affected in B		Problem	OK	-	OK	-
Noise		~3nA or ~1.88e10 electrons/s in 3in^2	1)~10nA or ~6.25e10 electrons/s in 5x5mm^2	1)~1e-20A or ~0.0625 electrons/s in 5x5mm^2	2)~450e3 electrons/s in 3x3mm^2	4)~10 electrons/s in 3x3mm^2 @4K